

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05343852 A**(43) Date of publication of application: **24.12.93**

(51) Int. Cl.

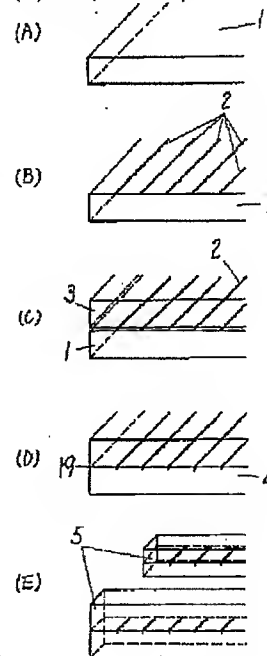
H05K 3/46(21) Application number: **04144021**(22) Date of filing: **04.06.92**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **MUTO MASAKI
MORITOKI KATSUNORI****(54) MANUFACTURE OF MULTILAYER CIRCUIT
SUBSTRATE****(57) Abstract:**

PURPOSE: To narrow the line width and the space between lines of conductor patterns by a method wherein a glass substrate integrated with two insulating substrate and the conductors between them is cut off by vertical surfaces to fine linear conductor patterns and then the cut off surfaces are polished so as to form the conductor patterns both on the cut off surfaces of the integrated insulating substrates.

CONSTITUTION: Two insulating substrates 1, 3 and the fine linear conductors 2 between them are integrated. Next, the integrated insulating substrate 4 is cut off into multiple sections by the fine linear conductors 2 or the vertical surfaces to a junction surface 19. Next, the cut off surfaces are polished and then conductor patterns are formed on both surfaces exposed in the ends of the conductors 2 of the cut off interlayer insulating substrates 5. Through these procedures, the conductor wiring pattern formation surfaces become the insulating substrate surface so that fine conductor patterns may be formed to make the film thicker thereby enabling the conductor patterns in low wiring resistance to be formed. Furthermore, the part between cutting surfaces

of the insulating substrate 4 can fill the role of a layer insulating layer high in breakdown strength.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-343852

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl.⁵

H 0 5 K 3/46

識別記号

庁内整理番号

F I

技術表示箇所

L 6921-4E

N 6921-4E

審査請求 未請求 請求項の数 2 (全 12 頁)

(21)出願番号 特願平4-144021

(22)出願日 平成4年(1992)6月4日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 武藤 正樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 守時 克典

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

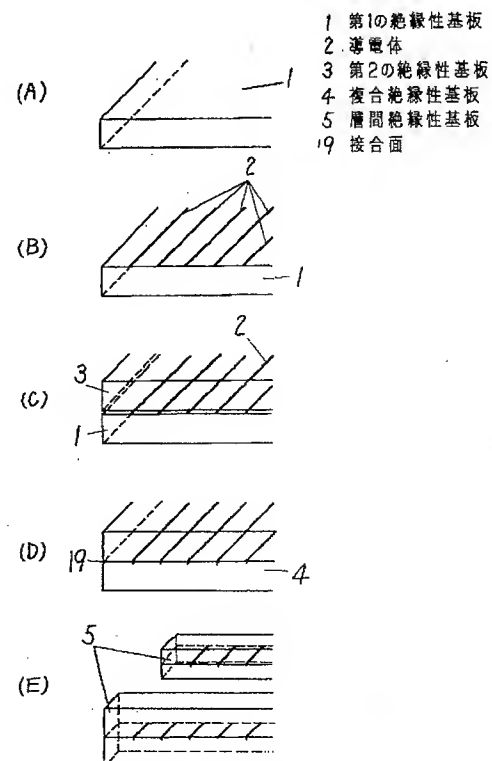
(74)代理人 弁理士 小鍛冶 明 (外2名)

(54)【発明の名称】 多層回路基板の製造方法

(57)【要約】

【目的】 導体パターンの線幅および線間を狭くでき、また低配線抵抗のパターン形成が可能であり、なお且つ多層化の容易な多層回路基板の製造方法を提供する。

【構成】 第1の絶縁性基板の上面に導体パターンを形成する工程と、前記第1の絶縁性基板と前記導体パターンの上面に第2の絶縁性基板を配置し、一体化する工程と、前記第1の絶縁性基板と前記導体パターンと前記第2の絶縁性基板が一体化した基板を、第1の絶縁性基板と第2の絶縁性基板の接合面に垂直な面で切断する工程と、前記切断面を研磨する工程と、前記導体パターンの端面の露出している両面に導体パターンを形成する工程とを備える。



【特許請求の範囲】

【請求項 1】 第 1 の絶縁性基板の主面上に複数の細線状の導電体を配列する工程と、前記第 1 の絶縁性基板の主面と前記導電体上に第 2 の絶縁性基板を配置し、一体化する工程と、前記第 1 の絶縁性基板と前記導電体と前記第 2 の絶縁性基板が一体化した基板を、前記細線状の導電体と垂直な面で切断する工程と、前記切断面を研磨する工程と、前記導電体の端面の露出している両面に導体パターンを形成する工程とを備えたことを特徴とする多層回路基板の製造方法。

【請求項 2】 第 1 の絶縁性基板の主面上に導体パターンを形成する工程と、前記第 1 の絶縁性基板の主面と導体パターンの面上に第 2 の絶縁性基板を配置し、一体化する工程と、前記第 1 の絶縁性基板と前記第 2 の絶縁性基板の接合面と垂直な面で切断する工程と、前記切断面を研磨する工程と、前記導体パターンの端面の露出している両面に導体パターンを形成する工程とを備えたことを特徴とする多層回路基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、導体パターンの線幅および線間を狭くでき、また低配線抵抗のパターン形成が可能であり、なお且つ多層化の容易な多層回路基板の製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の小型化、高機能化にともない、電子回路の電極は多数化、狭ピッチ化の傾向にある。この高密度実装を実現するため、回路基板の導体パターンの微細配線化および多層化が検討されている。

【0003】従来の技術では、導体パターンの線幅と線間を充分にとるため、回路基板を多層化し、導体パターンの形成面積を大きくする方法がとられている。多層回路基板の製造方法としては、印刷法により膜形成とパターン形成を同時に行なう方法や、スクリーン印刷、オフセット印刷、蒸着、スパッタリング、メッキ等の膜形成方法とフォトリソグラフィとの組合せなどが用いられている。

【0004】以下図面を参照しながら、上記した従来の多層回路基板の製造方法の一例について説明する。

【0005】図 13～図 15 は従来の多層回路基板の製造方法の説明図であり、以下その代表的な製造方法であるスクリーン印刷について図 10 を用いて説明する。

【0006】図において、21 はガラス基板である。22 は第 1 層目の導体パターン形成用のスクリーンマスクである。23 は導電性インクである。24 はスキージである。25 は第 1 層目の導体パターンである。26 は層間絶縁層とスルーホール形成用のスクリーンマスクである。27 は絶縁性インクである。28 は層間絶縁層である。29 はスルーホールである。30 はスルーホール内の導体パターンと第 2 層目の導体パターン形成用のスク

リーンマスクである。31 はスルーホール内の導体パターンである。32 は第 2 層目の導体パターンである。33 は保護絶縁層形成用のスクリーンマスクである。34 は保護絶縁層である。

【0007】以下、図を用いてスクリーン印刷による多層回路基板の製造方法を説明する。まず、図 13 a でガラス基板 21 を設置し、同図 b で第 1 層目の導体パターン形成用のスクリーンマスク 22 をガラス基板 21 上に設置する。次に、同図 c でスクリーンマスク 22 の上面に導電性インク 23 を塗布し、スキージ 24 により導電性インクをスクリーンマスク 22 のパターン内部に充填させ、ガラス基板 21 上に導電性のインクのパターンを形成する。続いて同図 d でスクリーンマスク 22 を外し、導電性インクを焼成する。これで、ガラス基板 21 上に第 1 層目の導体パターン 25 が形成される。同図 e でガラス基板 21 と第 1 層目の導体パターン 25 上に層間絶縁層およびスルーホール形成用のスクリーンマスク 26 を設置する。そして、図 14 f でスクリーンマスク 26 の上面に絶縁性インク 27 を塗布し、スキージ 24 によりスクリーンマスク 26 のパターン内部に充填させ、ガラス基板 21 と第 1 層目の導体パターン 25 上に絶縁性インクのパターンを形成する。更に同図 g でスクリーンマスク 26 を外し、絶縁性インクのパターンを焼成すると、ガラス基板 21 と第 1 層目の導体パターン 25 上に層間絶縁層 28 とスルーホール 29 が形成される。同図 h で層間絶縁層 28 とスルーホール 29 上にスルーホール内の導体パターンおよび第 2 層目の導体パターン形成用のスクリーンマスク 30 を設置する。続いて、同図 i でスクリーンマスク 30 の上面に導電性インク 23 を塗布して、スキージ 24 により導電性インクをスクリーンマスク 30 のパターン内部に充填させ、層間絶縁層 28 上とスルーホール 29 内に導電性インクの導体パターンを形成する。更に同図 j スクリーンマスク 26 を外し、導電性インクのパターンを焼成すると、スルーホール 29 内の導体パターン 31 と第 2 層目の導体パターン 32 が形成される。図 15 k で保護絶縁層形成用スクリーンマスク 33 を層間絶縁層 28 と第 2 層目の導体パターン 32 上に設置する。同図 l でスクリーンマスク 33 の上面に絶縁性インク 27 を塗布し、スキージ 24 により絶縁性インクをスクリーンマスク 33 のパターン内部に充填させ、層間絶縁層 28 と第 2 層目の導体パターン 32 の所望の部分を覆う。更に、同図 m でスクリーンマスク 33 を外し、絶縁性インクを焼成する。これで、層間絶縁層 28 と第 2 層目の導体パターン 32 上に保護絶縁層 34 が形成される。

【0008】以上のように図 13 a から図 15 m の工程を順次通過することにより、多層回路基板が製造される。

【0009】図 16 は従来の多層回路基板の断面図を示すものである。図において、21 はガラス基板である。

25は第1層の配線パターンである。28は層間絶縁層である。31はスルーホール内の導体パターンである。32は第2層目の導体パターンである。34は保護絶縁層である。

【0010】

【発明が解決しようとする課題】しかしながら上記のような構成では、印刷においては導電性インクの流動性により、導体配線パターン形成層を重ねる毎に微細配線が困難となり、多層化が進み工程数が多くなるとともに、スルーホールの形成面積や形成間隔が制限されて微細配線が不可能となる。また、薄膜とフォトリソグラフィによる微細配線は工程数が多く複雑であり、しかも高抵抗配線となる。

【0011】本発明は上記問題点に鑑み、導体パターンの線幅および線間を狭くでき、また低配線抵抗のパターン形成が可能であり、なお且つ多層化の容易な多層回路基板の製造方法を提供するものである。

【0012】

【課題を解決するための手段】上記問題点を解決するために本発明の多層回路基板の製造方法は、二つの絶縁性基板とその間の導電体を一体化させる工程と、一体化したガラス基板を細線状の導体パターンと垂直な面で切断する工程と、切断面を研磨する工程と、一体化した絶縁性基板の切断された両面に導体パターンを形成する工程とを備えたものである。

【0013】

【作用】本発明は上記した製造方法により、絶縁性基板内の導体パターンが、スルーホール内で両面を電気的につなぐ導体パターンとなるので、層間絶縁層とスルーホールを形成する工程が容易で、高密度なスルーホールを形成することができ、スルーホールに制限されることなく、微細な導体パターンを形成できる。しかも、多層化が容易になる。

【0014】更に、導体配線パターン形成面が絶縁性基板面となるため、微細な導体パターンが形成でき、しかも膜厚を厚くできるため、低配線抵抗の導体パターンの形成が可能となる。

【0015】

【実施例】以下、本発明の第1の実施例の多層回路基板の製造方法について、図1～図7を参照しながら説明する。

【0016】図1～図4は本発明の第1の実施例の多層回路基板の製造方法の説明図であり、図において、1は第1の絶縁性基板である。2は細線状の導電体である。3は第2の絶縁性基板である。4は第1および第2の絶縁性基板と細線状の導電体が一体化して形成した複合絶縁性基板である。5は切断された絶縁性基板4からできる複数の層間絶縁性基板である。6は第1の導体パターン形成用のスクリーンマスクである。7は導電性インクである。8はスキージである。9は第1の導体パターン

である。10は第1の保護絶縁層形成用のスクリーンマスク、11は絶縁性インクである。12は第1の保護絶縁層、13は第2の導体パターン形成用のスクリーンマスクである。14は第2の導体パターンである。15は第2の保護絶縁層形成用のスクリーンマスクである。16は第2の保護絶縁層である。19は第1の絶縁性基板と第2の絶縁性基板との接合面である。

【0017】以下、図面を用いてその製造方法を具体的に説明する。まず、図1Aで第1の絶縁性基板1を設置する。この第1の絶縁性基板1は本実施例において低融点ガラス基板としている。次に、同図Bで複数の細線状の導電体2をガラス基板1の上面に配列する。ここで、配列する細線状の導電体2の材料はAu、Ag、Cuや半田等の導電体であり、特に本実施例においてその直径を0.3mm程度のAuとした。また、配列する導電体の数は所要のスルーホールの数に等しい。

【0018】次に、同図Cで第2の絶縁性基板3の下面を第1の絶縁性基板1の上面と導電体2の上面に設置する。ここで、第2の絶縁性基板3は第1のガラス基板1と同様に低融点ガラス基板としている。続いて、同図Dでガラス基板1の上面と導電体2とガラス基板3の下面を加熱しながら加圧して、融着により一体化させて1つの複合絶縁性基板4とし、同図Eで一体化した複合絶縁性基板4を導電体2と垂直な面で複数回切断し、複数の層間絶縁性基板5にする。このとき切断間隔は、層間絶縁層の厚さとなる。更に、図2Fで層間絶縁性基板5内の導電体2の端面が露出している第1と第2の両面を研磨する。この研磨により、ガラス、導電体、ゴミ等の小片を落とすと同時に、ガラス基板1、3と導電体2の切断面を平坦にする。

【0019】次に、同図Gで第1の導体パターン形成用のスクリーンマスク6を層間絶縁性基板5の第1の切断面上に設置し、同図Hでスクリーンマスク6の上面に導電性インク7を塗布し、スキージ8により導電性インク7をスクリーンマスク6のパターン内部に充填させ、層間絶縁性基板5の第1の切断面上の所望の位置に導電性インク7の導体パターンを形成する。

【0020】ここで、導電性インク7はAuやAg系等の貴金属粉末体に適度な流動度および粘度特性等をもたせるための適当なビヒクル、添加剤を加えたものである。

【0021】更に、同図Iでスクリーンマスク6を外し、導電性インクのパターンを焼成すると、層間絶縁性基板5の第1の切断面上に第1の導体パターン9が形成される。同図Jで第1の保護絶縁層形成用のスクリーンマスク10を層間絶縁性基板5の第1の切断面と第1の導体パターン9上に設置し、図3Kでスクリーンマスク10の上面に絶縁性インク11を塗布し、スキージ8により絶縁性インク11をスクリーンマスク10のパターン内部に充填させ、第1の切断面と導体パターン9の所望の部分を覆う。

【0022】そして、同図Lでスクリーンマスク10を外し、絶縁性インク11を焼成すると、第1の切断面と導体パターン9上に第1の保護絶縁層12が形成される。ここで、同図Mで層間絶縁性基板5の第2の切断面上に第2の導体パターン形成用スクリーンマスク13を設置し、同図Nでスクリーンマスク13の上面に導電性インク7を塗布し、スキージ8により導電性インク7をスクリーンマスク13のパターン内部に充填させ、第2の切断面上に導電性インク7の導体パターンを形成する。

【0023】続いて、同図Oでスクリーンマスク13を外し、導電性インクのパターンを焼成すると、層間絶縁性基板5の第2の切断面上に第2の導体パターン14が形成される。更に、図4Pで第2の保護絶縁層形成用スクリーンマスク15を層間絶縁性基板5の第2の切断面と導体パターン14上に設置し、同図Qでスクリーンマスク15の上面に絶縁性インク11を塗布して、スキージ8により絶縁性インク11をスクリーンマスク15のパターン内部に充填させ、第2の切断面と導体パターン14の所望の部分を覆う。そして、同図Rでスクリーンマスク15を外し、絶縁性インク11を焼成すると、第2の切断面と導体パターン14上に第2の保護絶縁層16が形成される。

【0024】図5は本発明の第1の実施例により製造された多層回路基板の断面図を示すものである。

【0025】図5において、2は細線状の導電体である。5は層間絶縁性基板で、この中に細線状の導電体が埋め込まれるように配列しており、第1の導体パターン9と第2の導体パターン14が所望の位置で結線している。9は第1の導体パターン、14は第2の導体パターンである。12は第1の保護絶縁層で、16は第2の保護絶縁層である。

【0026】以上のように、図1Aから図4Rの工程を順次通過することにより、第1のガラス基板と細線状の導電体と第2のガラス基板を一体化し、細線状の導電体と垂直な面で切断し、その切断面を研磨して、導体パターンの端面の露出している両面に導体パターンを形成することにより、一体化した第1と第2のガラス基板が層間絶縁層となり、第1と第2のガラス基板間の導電体がスルーホール内の導体パターンとなるので、層間絶縁層とスルーホールを形成する工程が容易で微細な導体パターンの形成可能であり、しかも多層化が容易となる。更に、導体パターン形成面が常に絶縁性基板面となるため、導体パターンの膜厚を厚くでき、低配線抵抗の導体パターンの形成が可能となる。

【0027】図6は本発明の第1の実施例における、スルーホールを多段に製造する多層回路基板の製造工程を示すフローチャートである。

【0028】本発明の第1の実施例においては、スルーホールを一段としたが、図6のフローチャートに示すよ

うに、図6のBからDの工程を繰り返すことにより、スルーホールを多段にし、更に高密度なスルーホールを形成できる。

【0029】図7は図6のBからDの工程を2回繰り返した後、Rの工程まで通過して、スルーホールを2段とした多層回路基板である。図7において、2は細線状の導電体である。5は層間絶縁性基板である。9は第1の導体パターン、14は第2の導体パターンである。12は第1の保護絶縁層で、16は第2の保護絶縁層である。

【0030】以下本発明の第2の実施例の多層回路基板の製造方法について、図8、図9、図10、図11および図12を参照しながら説明する。

【0031】図8は本発明の第2の実施例のスルーホール内の導体パターンの製造方法の説明図であって、本発明の第1の実施例の図1Bの工程に相当するものである。図1と異なるのは、図1Bの工程では第1の絶縁性基板の上面に複数の細線状の導電体を配列し、スルーホール内の導体パターンを形成したが、図8では第1の絶縁性基板の上面に、スルーホール内の導体パターンをスクリーン印刷により形成している。

【0032】図8において、1は第1の絶縁性基板であり、本発明の第1の実施例と同じく低融点ガラス基板としている。7は導電性インク。8はスキージである。17はスルーホール内の導体パターン形成用のスクリーンマスクである。18はスルーホール内の導体パターンである。

【0033】以上のように構成された多層回路基板について、以下図8を用いて本発明の第2の実施例における多層回路基板の製造方法を説明する。まず、同図Aで第1の絶縁性基板1を設置する。次に、同図B-1で第1の絶縁性基板1上にスルーホール内の導体パターン形成用のスクリーンマスク17を設置し、同図B-2でスクリーンマスク17の上面に導電性インク7を塗布し、スキージ8により導電性インクをスクリーンマスク17のパターン内部に充填させ、第1の絶縁性基板1上に導電性インク7の導体パターンを形成する。続いて、同図B-3でスクリーンマスク17を外し、導電性インクのパターンを焼成する。これで、絶縁性基板1上に導体パターン18が形成される。

【0034】図9は本発明の第2の実施例の多層回路基板の製造方法を示すフローチャートであり、図8のAからB-3を通過し、第1の絶縁性基板1上に導体パターンが形成された後、本発明の第1の実施例の図1Cから図4Rの工程を通過することにより、本発明の第2の実施例の多層回路基板の製造方法となる。

【0035】図10は本発明の第2の実施例により製造された多層回路基板を示すものであり、5は層間絶縁性基板である。9は第1の導体パターン、14は第2の導体パターンである。12は第1の保護絶縁層で、16は

第2の保護絶縁層である。

【0036】本実施例では、スクリーン印刷により、スルーホール内の導体パターンを形成しているが、オフセット印刷により導体パターンを形成してもよい。また、スクリーン印刷やオフセット印刷好とうで厚膜を形成した後、フォトリソグラフィによりパターン形成してもよいし、蒸着、スパッタリング、メッキ等の薄膜を形成した後、フォトリソグラフィによってパターンを形成してもよい。

【0037】以上のように本実施例によれば、図8AからB-3の工程を順次通過し、第1の絶縁性基板の上面に、スルーホール内の導体パターンを形成することによって、スルーホール内での導体パターンの配線方向を単に第1の導体パターンと第2の導体パターンを層間で結線するだけでなく、層間の導体パターン間で結線することができ、配線の自由度が増すとともに高密度配線が可能となる。

【0038】図11は本発明の第2の実施例における、スルーホールを多段に製造する多層回路基板の製造工程を示すフローチャートである。

【0039】本発明の第2の実施例においては、スルーホールを一段としたが、図11のフローチャートに示すように、図11のB-1からDの工程を繰り返すことにより、スルーホールを多段にし、更に高みつどなスルーホールを形成できる。

【0040】図12は図11のB-1からDの工程を2回繰り返した後、Rの工程まで通過して、スルーホールを2段とした多層回路基板である。図12において、2は細線状の導電体である。5は層間絶縁性基板である。9は第1の導体パターン、14は第2の導体パターンである。12は第1の保護絶縁層で、16は第2の保護絶縁層である。

【0041】なお、第1の実施例および第2の実施例において、第1および第2の絶縁性基板の材料を低融点ガラスとしたが、その他セラミック、樹脂、ゴム、プラスチック、パルプ等の絶縁性材料としてもよい。

【0042】また、第1の実施例および第2の実施例において、2つの基板材料を同じとしたが、各絶縁性基板の材料、組成比は同じでなくともよいし、同一基板内で材料が異なっても、組成比が変化してもかまわないが、第1および第2の絶縁性基板の熱膨張係数は近いものを用いることが望ましい。

【0043】また、第1の実施例においては、第1の絶縁性基板と導電体と第2の絶縁性基板を、第2の実施例においては、第1の絶縁性基板と導体パターンと第2の絶縁性基板を融着により一体化しているが、その他の一体化の方法として接着剤、光硬化性樹脂、熱硬化性樹脂等の樹脂を使用することもできる。

【0044】また、第1の実施例および第2の実施例において、第1の導体パターン、第2の導体パターンをス

クリーン印刷により形成しているが、その他の導体パターン形成方法として、オフセット印刷により導体パターンを形成してもよい。また、スクリーン印刷やオフセット印刷等で厚膜を形成した後、フォトリソグラフィによりパターン形成してもよいし、蒸着、スパッタリング、メッキ等の薄膜を形成した後、フォトリソグラフィによってパターン形成してもよい。

【0045】

【発明の効果】以上のように本発明は、2つの絶縁性基板とその間の細線状の導電体もしくは導体パターンを一体化させる工程と、一体化した複合絶縁性基板を細線状の導電体もしくは接合面と垂直な面で複数回切断する工程と、切断面を研磨する工程と、切断された層間絶縁性基板の導電体の端面の露出した両面に導体パターンを形成する工程とを備えることにより、多層化が容易になるとともに、量産に適した工程となる。また、スルーホールに制限されることなく、微細な導体パターンを形成できる。更に、導体配線パターン形成面が絶縁性基板面となるため、微細な導体パターンが形成でき、しかも膜厚を厚くできるため、低配線抵抗の導体パターンの形成が可能となる。また、絶縁性基板の切断面間が層間絶縁層として機能するので、高耐圧な層間絶縁膜となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例における多層回路基板の製造工程の前段の説明図

【図2】同実施例における製造工程の中段の説明図

【図3】同実施例における製造工程の中段の説明図

【図4】同実施例における製造工程の後段の説明図

【図5】同実施例により製造された多層回路基板の断面図

【図6】同実施例のスルーホールの多段化の工程を示すフローチャート

【図7】同実施例のスルーホールを多段化した多層回路基板の斜視図

【図8】本発明の第2の実施例におけるスルーホール内の導体パターンの製造工程の説明図

【図9】同実施例の多層回路基板の製造工程を示すフローチャート

【図10】同実施例により製造された多層回路基板の断面図

【図11】同実施例のスルーホールの多段化の工程を示すフローチャート

【図12】同実施例のスルーホールを多段化した多層回路基板の斜視図

【図13】従来の多層回路基板の製造工程の前段の説明図

【図14】同製造工程の中段の説明図

【図15】同製造工程の後段の説明図

【図16】従来の多層回路基板の製造方法により製造された多層回路基板の断面図

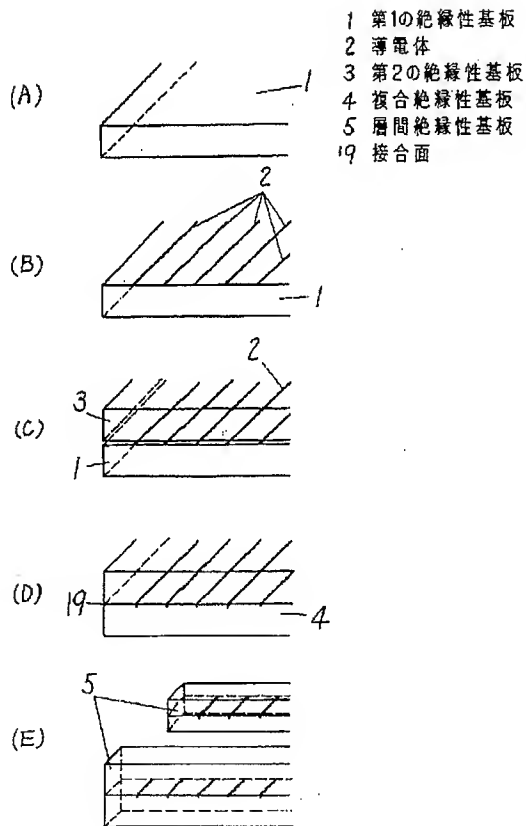
【符号の説明】

- 1 第1の絶縁性基板
 2 導電体
 3 第2の絶縁性基板
 4 複合絶縁性基板
 5 層間絶縁性基板
 6, 10, 13, 15, 17, 22, 26, 30, 33
 スクリーンマスク
 7, 23 導電性インク
 8, 24 スキージ
 9 第1の導体パターン
 11, 27 絶縁性インク

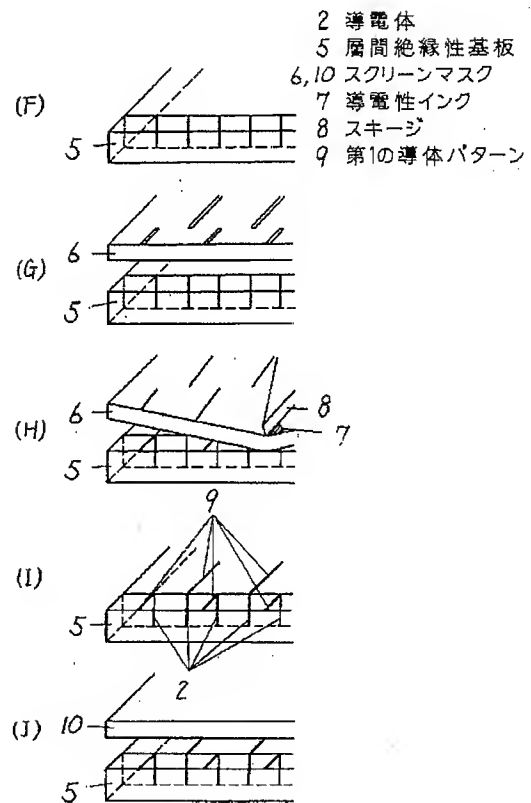
- * 12 第1の保護絶縁層
 14 第2の導体パターン
 16 第2の保護絶縁層
 18, 31 導体パターン
 19 接合面
 21 ガラス基板
 25 第1層目の導体パターン
 28 層間絶縁層
 29 スルーホール
 10 32 第2層目の導体パターン
 34 保護絶縁層

*

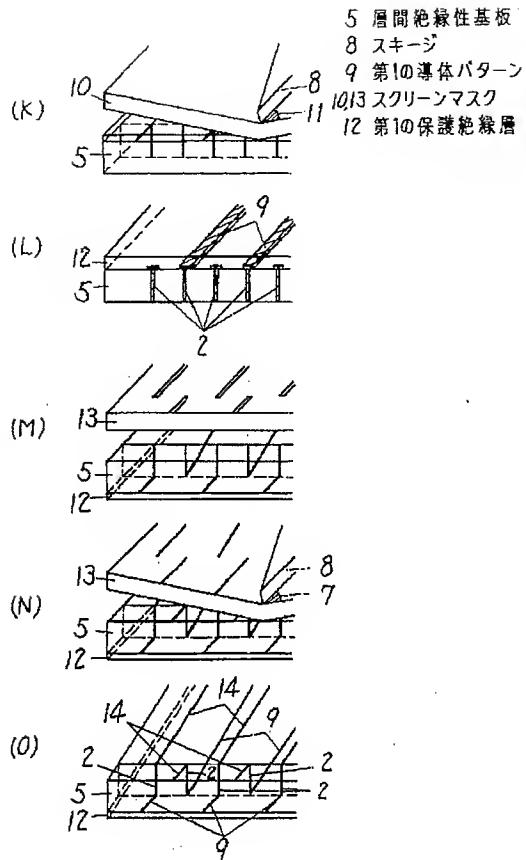
【図1】



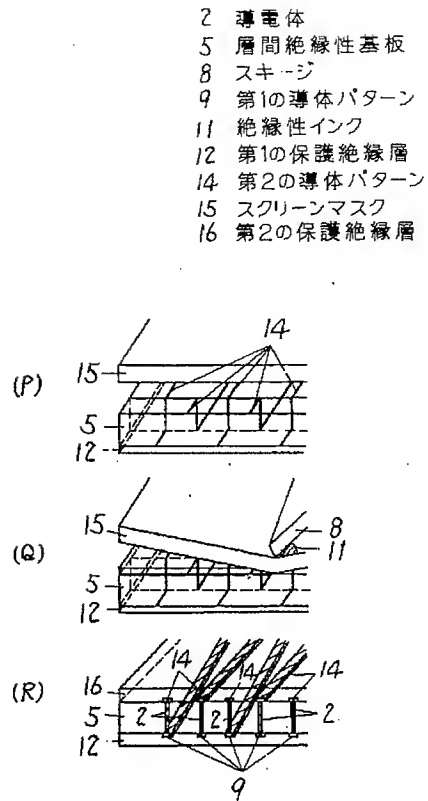
【図2】



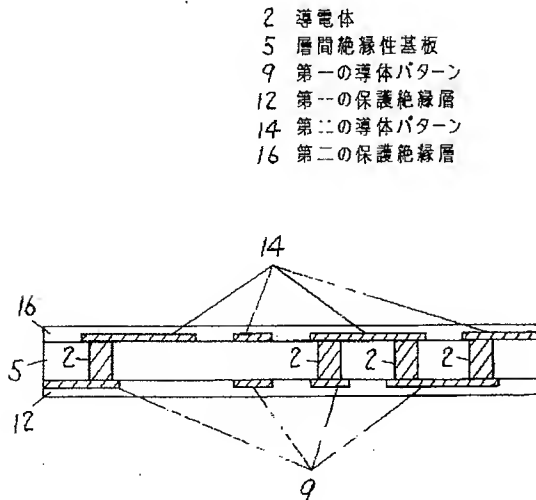
【図3】



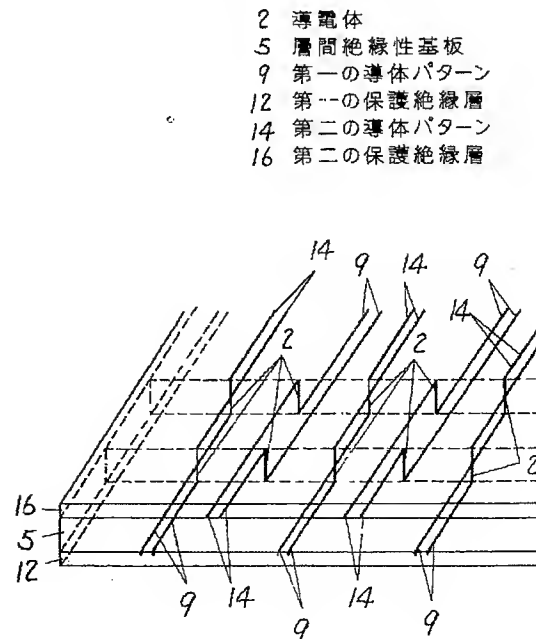
【図4】



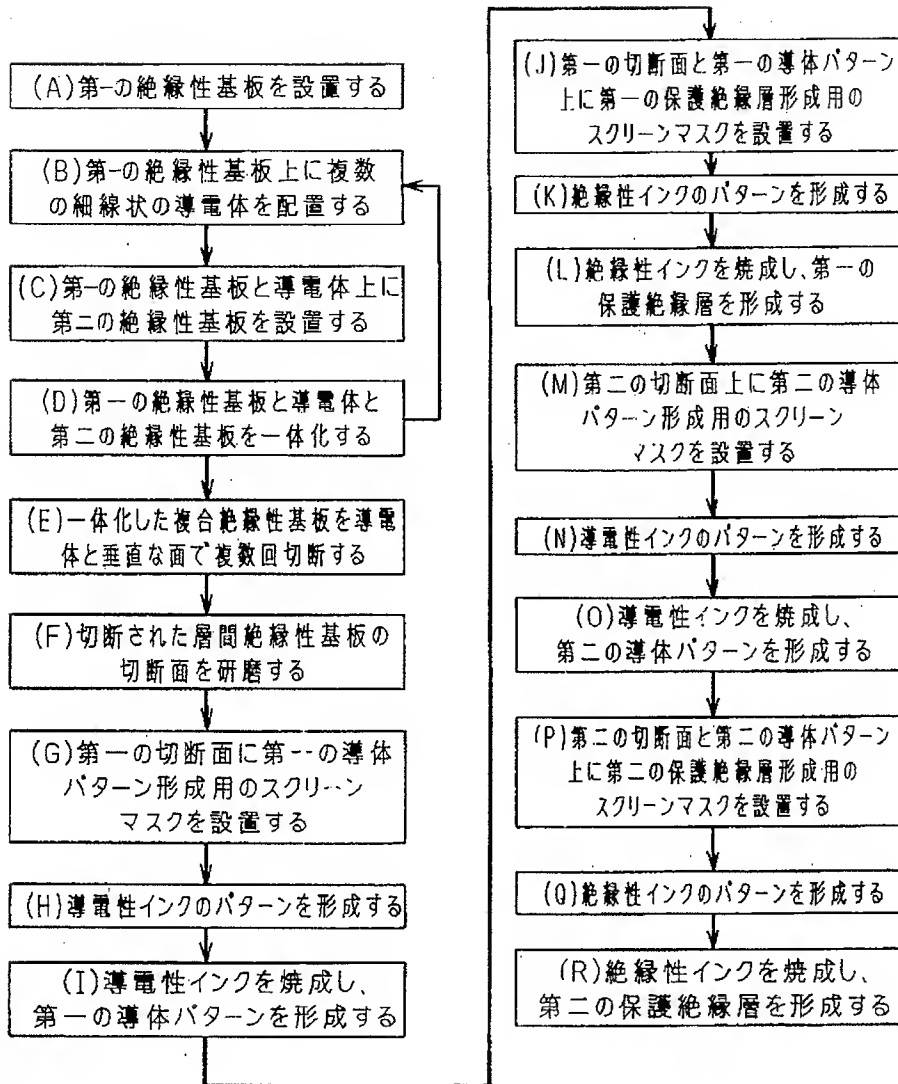
【図5】



【図7】

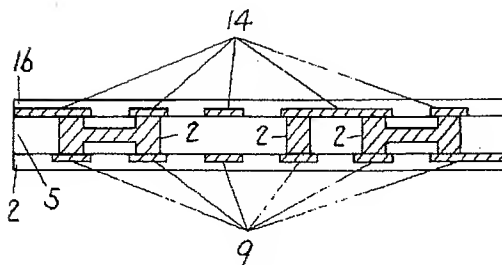


【図6】



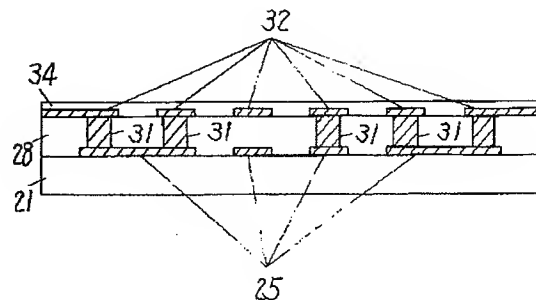
【図10】

- 2 導電体
- 5 層間絶縁性基板
- 9 第一の導体パターン
- 12 第一の保護絶縁層
- 14 第二の導体パターン
- 16 第二の保護絶縁層

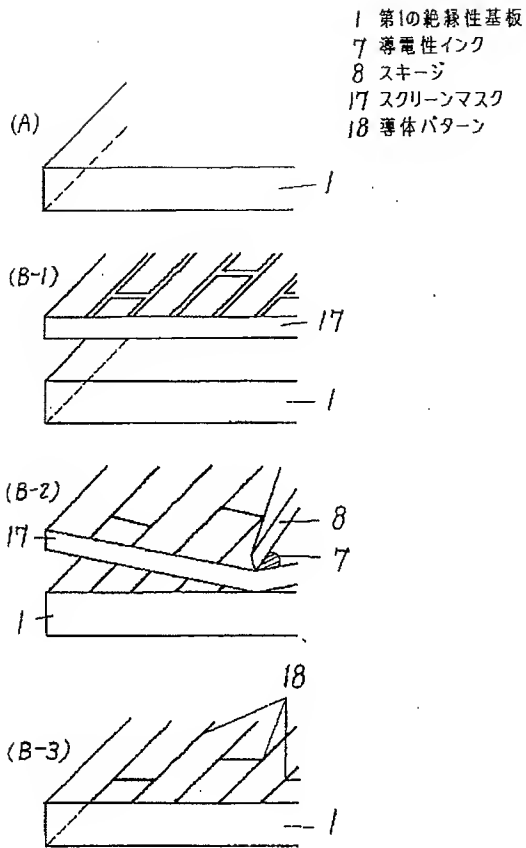


【図16】

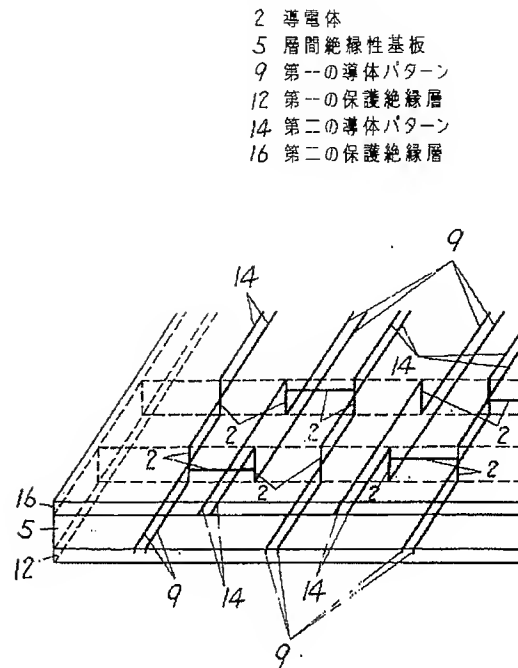
- 21 ガラス基板
- 25 第一層目の導体パターン
- 28 層間絶縁層
- 31 導体パターン
- 32 第二層目の導体パターン
- 34 保護絶縁層



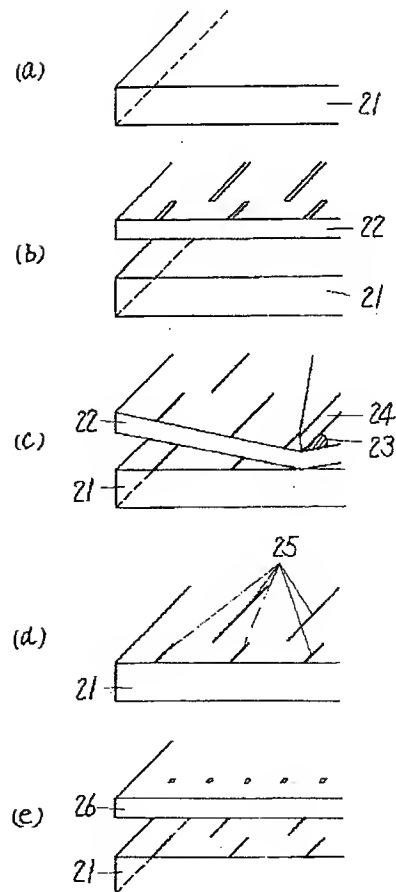
【図8】



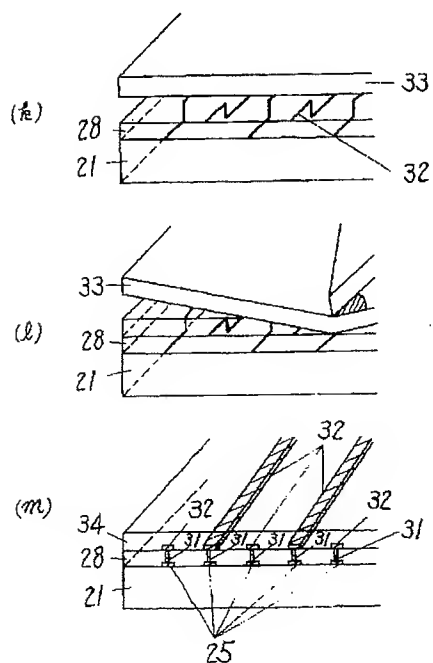
【図12】



【図13】



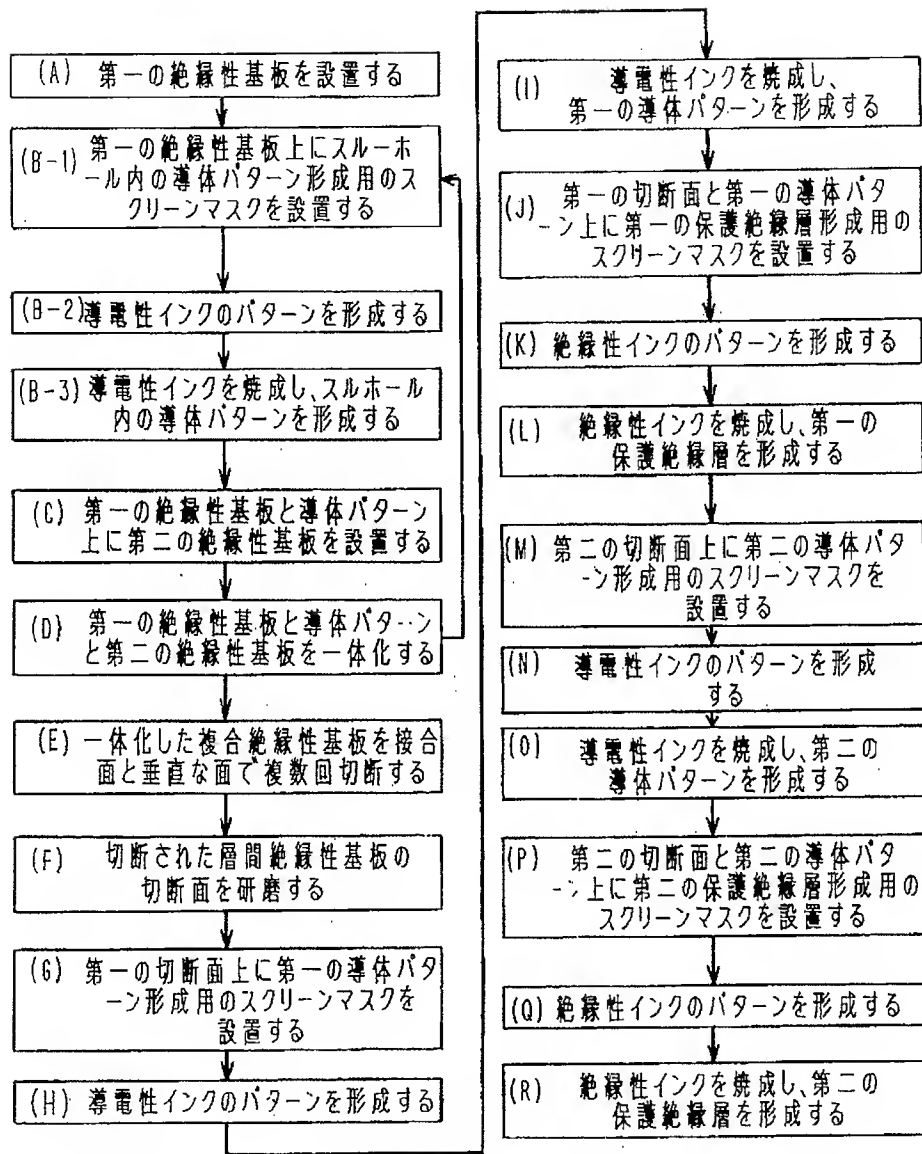
【図15】



【図9】



【図11】



【図14】

